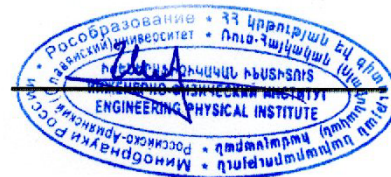


ГОУ ВПО РОССИЙСКО-АРМЯНСКИЙ (СЛАВЯНСКИЙ)  
УНИВЕРСИТЕТ

Составлен в соответствии с  
государственными требованиями к  
минимуму содержания и уровню  
подготовки выпускников по  
направлению **11.03.03**  
**Конструирование и технология**  
**электронных средств** и Положением  
«Об УМКД РАУ».

УТВЕРЖДАЮ:

Директор ИФИ Саркисян А.А.



21.07.2023г.

Институт: Инженерно-физический

Кафедра: Микроэлектронные схемы и системы

Автор: Джанполадов Вахтанг Арташесович

**УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС**

Дисциплина: **Б1.В.ДВ.06.02** «Проектирование систем на кристалле»

Направление: **11.03.03** «Конструирование и технология электронных средств»

ЕРЕВАН

## **Структура и содержание УМКД**

### **1. Аннотация**

1.1. Выписка из ФГОС ВО РФ по минимальным требованиям к дисциплине

В результате изучения данной дисциплины студент должен:

- **знать:** подходы к описанию цифровых систем; теоретические основы и аппаратное устройство ПЛИС и систем на кристалле; основные методы математического анализа и моделирования и синтеза цифровых систем, иметь навыки проектирования в специализированном программном обеспечении Altera Quartus II;
- **уметь:** представить цифровую систему в виде иерархической системы отдельных модулей; описать модули цифровой системы в виде цифровых автоматов; вести разработку аппаратной части цифровой системы;
- **владеть:** иметь навыки проектирования в специализированном программном обеспечении Altera Quartus II; работы в среде моделирования ModelSim и проектирования цифровых систем на языке HDL Verilog.

1.2. Взаимосвязь дисциплины с другими дисциплинами учебного плана специальности (направления)

Курс «Проектирование систем на кристалле» тесно взаимосвязан с такими дисциплинами специальности «Конструирование и технология электронных средств», как «Электротехника и электроника», «Материалы и компоненты электронных средств», «Управление качеством электронных средств».

1.3. Требования к исходным уровням знаний, умений и навыков студентов для прохождения дисциплины (что должен знать, уметь и владеть студент для прохождения данной дисциплины)

Для прохождения данной дисциплины студент должен

- **знать:** приобретение теоретических и практических навыков по разработке, проектированию и программированию цифровых систем;
- **уметь:** обучение цифровому синтезу с использованием таких САПР, как Altera Quartus II, Logic Friday и ModelSim
- **владеть:** знаниями курсов «Языки проектирования аппаратных средств», «Логическое проектирование электронных средств», «Материалы и компоненты электронных средств».

1.4. Предварительное условие для прохождения (дисциплина(ы), изучение которых является необходимой базой для освоения данной дисциплины)

Для освоения данной дисциплины у студентов должна быть устойчивая база знаний по дисциплинам: информатика, языки проектирования аппаратных средств, информационные технологии.

## **2. Содержание**

### **2.1. Цели и задачи дисциплины**

Целью дисциплины является формирование и развитие знаний и навыков в области современных информационных технологий, применяемых при проектировании систем на кристалле. Основные задачи дисциплины: изучение основ, принципов, методологии и технологии проектирования систем на кристалле; изучение и практическое освоение технических и программных средств, используемых в системах автоматизированного проектирования систем на кристалле.

2.2. Требования к уровню освоения содержания дисциплины (какие компетенции (знания, умения и навыки) должны быть сформированы у студента после прохождения данной дисциплины)

В результате освоения данной дисциплины у студента должны быть сформированы следующие компетенции:

#### **(ПК):**

- способностью проводить предварительное технико-экономическое обоснование проектов конструкций электронных средств (ПК-4)
- готовностью осуществлять сбор и анализ исходных данных для расчета и проектирования деталей, узлов и модулей электронных средств (ПК-5)

#### **общепрофессиональные компетенции (ОПК):**

- способностью осуществлять поиск, хранение, обработку и анализ информации из различных источников и баз данных, представлять ее в требуемом формате с использованием информационных, компьютерных и сетевых технологий (ОПК-6)
- способностью учитывать современные тенденции развития электроники, измерительной и вычислительной техники, информационных технологий в своей профессиональной деятельности (ОПК-7)
- способностью использовать навыки работы с компьютером, владением методами информационных технологий, соблюдать основные требования информационной безопасности (ОПК-9)

2.3. Трудоемкость дисциплины и виды учебной работы (в академических часах и кредитах)

2.3.1. Объем дисциплины и виды учебной работы

Виды учебной работы	Всего, в акад. часах
<b>1. Общая трудоемкость изучения дисциплины по семестрам, в т. ч.:</b>	<b>108/3кред</b>
1.1. Аудиторные занятия, в т. ч.:	<b>52</b>
1.1.1. Лекции	<b>34</b>
1.1.2. Лабораторные занятия	<b>18</b>
1.2. Самостоятельная работа, в т.ч.:	<b>56</b>
<b>Итоговый контроль <u>Зачет</u></b>	

2.3.2. Распределение объема дисциплины по темам и видам учебной работы

Разделы и темы дисциплины	Всего (ак. часов)	Лекции (ак. часов)	Лабор. (ак. часов)
<b>1</b>	<b>2</b>	<b>3</b>	<b>4</b>
<b>Раздел 1. Проектирование ASIC</b>	<b>19</b>	<b>12</b>	<b>7</b>
Тема 1.1. Основные концепции ASIC. Стадия проектирования ASIC.	<b>6</b>	<b>4</b>	<b>2</b>
Тема 1.2. Разработка высокочастотных и аналоговых блоков ASIC.	<b>6</b>	<b>4</b>	<b>2</b>
Тема 1.3. Стадия верификации.	<b>7</b>	<b>4</b>	<b>3</b>
<b>Раздел 2. Стадия имплементации.</b>	<b>33</b>	<b>22</b>	<b>11</b>
Тема 2.1. Размещение проекта на кристалле.	<b>7</b>	<b>5</b>	<b>2</b>
Тема 2.2. Стадия производства ASIC.	<b>7</b>	<b>5</b>	<b>2</b>
Тема 2.3. Корпусирование кристалла.	<b>7</b>	<b>5</b>	<b>2</b>
Тема 2.4. Линии встроенного самотестирования кристалла.	<b>7</b>	<b>5</b>	<b>2</b>
Тема 2.5. Ограничения планарной технологии кМОП. нМОП плавниковые транзисторы (FinFET). Двойная литография.	<b>5</b>	<b>2</b>	<b>3</b>
<b>ИТОГО</b>	<b>52</b>	<b>34</b>	<b>18</b>

## **Раздел 1. Проектирование ASIC**

Тема 1.1. Основные концепции ASIC. Закон Мура. Устройство к/нМОП транзистора. Устройство логического элемента на транзисторном уровне. Стадии проектирования ASIC. Стадия спецификации. Планирование проекта.

Тема 1.2. Стадия проектирования ASIC. Блочная организация ASIC на уровне RTL. Анализ временных характеристик проектируемого устройства. Анализ критических путей. Понятие IP ядра. Примеры IP ядер. Разработка высокочастотных и аналоговых блоков ASIC.

Тема 1.3. Стадия верификации. Методы верификации проекта. Функциональное моделирование. Контроль верификации. Проверка эквивалентности. Аппаратная эмуляция. Верификация высокочастотных и аналоговых блоков ASIC.

## **Раздел 2. Стадия имплементации.**

Тема 2.1. Финальный логический синтез. Размещение проекта на кристалле. Трассировка проекта. Анализ соответствия проекта требованиям целостности сигналов и временным требованиям. Физическая верификация. Формат GDSII.

Тема 2.2. Стадия производства ASIC. Изготовление масок и фотошаблонов. Перенос рисунка проекта на кристалл. Этапы производства кремниевых пластин. Основы технологии производства полупроводниковых устройств. Разрезка пластин.

Тема 2.3. Окончательная стадия производства ASIC. Корпусирование кристалла. Тестирование и отбраковка готовых изделий ASIC. Линии встроенного самотестирования кристалла. Приемочные испытания.

Тема 2.4. Ограничения планарной технологии кМОП. нМОП плавниковые транзисторы (FinFET). Двойная литография.

## **2.4. Материально-техническое обеспечение дисциплины**

Лаборатория обеспечена персональными компьютерами, на которых установлено необходимое программное обеспечение фирмы Синописис для симуляции и синтеза цифровых устройств – VCS-симулятор, DesignCompiler и IC Compiler.

Необходимая учебно-методическая литература доступна в библиотеке учебного департамента.

**2.5. Распределение весов по модулям и формам контроля**

	Вес формы текущего контроля в результирующей оценке текущего контроля			Вес формы промежуточного контроля и результирующей оценки текущего контроля в итоговой оценке промежуточного контроля			Вес итоговых оценок промежуточных контролей в результирующей оценке промежуточного контроля	Вес оценки результирующей оценки промежуточных контролей и оценки итогового контроля в результирующей оценке итогового контроля
	М1	М2	М3	М1	М2	М3		
<b>Вид учебной работы/контроля</b>								
Контрольная работа			1			1		
Лабораторные работы								
Устный опрос								
Вес результирующей оценки текущего контроля в итоговых оценках промежуточных контролей								
Вес итоговой оценки 1-го промежуточного контроля в результирующей оценке промежуточных контролей								
Вес итоговой оценки 2-го промежуточного контроля в результирующей оценке промежуточных контролей								
Вес итоговой оценки 3-го промежуточного контроля в результирующей оценке промежуточных контролей т.д.							1	
Вес результирующей оценки промежуточных контролей в результирующей оценке итогового контроля								1
<b>Зачет(оценка итогового контроля)</b>								
			$\Sigma = 1$			$\Sigma = 1$	$\Sigma = 1$	$\Sigma = 1$

### 3. Теоретический блок

#### 3.1. Материалы по теоретической части курса

- 3.1.1. Дэвид М. Харрис, Сара Л. Харрис - Цифровая схемотехника и архитектура компьютера - Издательство "ДМК Пресс" - 2017 - 792с. - ISBN: 978-5-97060-522-6 - Текст электронный // ЭБС ЛАНЬ - URL: <https://e.lanbook.com/book/97336>
- 3.1.2. Максфилд К. - Проектирование на ПЛИС. Курс молодого бойца - Издательство "ДМК Пресс" - 2010 - 407с. - ISBN: 978-5-94120-147-1 - Текст электронный // ЭБС ЛАНЬ - URL: <https://e.lanbook.com/book/60987>
- 3.1.3. Харрис Дэвид М., Харрис Сара Л. - Цифровая схемотехника и архитектура компьютера. Дополнение по архитектуре ARM - Издательство "ДМК Пресс" - 2019 - 356с. - ISBN: 978-5-97060-650-6 - Текст электронный // ЭБС ЛАНЬ - URL: <https://e.lanbook.com/book/111431>

### 4. Материалы по оценке и контролю знаний

#### 4.1. Перечень вопросов для зачета

1. Основные концепции ASIC.
2. Закон Мура.
3. Устройство логического элемента на транзисторном уровне.
4. Стадия проектирования ASIC.
5. Анализ временных характеристик проектируемого устройства.
6. Анализ критических путей. Понятие IP ядра.
7. Блочная организация ASIC на уровне RTL.
8. Примеры IP ядер. Разработка высокочастотных и аналоговых блоков ASIC.
9. Методы верификации проекта.
10. Размещение проекта на кристалле.
11. Основы технологии производства полупроводниковых устройств.
12. Тестирование и отбраковка готовых изделий ASIC.
13. Линии встроенного самотестирования кристалла.
14. Окончательная стадия производства ASIC
15. Корпусирование кристалла.
16. Приемочные испытания.
17. Ограничения планарной технологии кМОП. нМОП плавниковые транзисторы (FinFET). Двойная литография.